

T. YL107-2/22059

吉田・吉竹・有田特許事務所 御中  
FAX NO. : 06-6945-8031 (総12頁)



2003年 10月 7日

**KIM & CHANG**

金・張 特許法律事務所

韓国ソウル特別市鍾路区盤泥洞114-31, ソウルビル

電話 : 82-2-764-8855(代)

ファクシミリ : 82-2-741-0328, 745-5954

: 82-2-763-7434(商標)

E-mail : all@ip.kimchang.com

弁理士 具 永 昌



弁理士 朱 成 民



弁理士 李 中 熙



韓国特許出願第10-2001-0069388号

出 願 人 : 三菱電機株式会社

三菱電機番号 : 527030-KR-01

貴整理番号 : F12-1207-3KR01

当整理番号 : PE-015234/HYY

拝啓 時下益々ご清栄のこととお慶び申し上げます。

さて、標題の出願につきまして、特許庁から意見提出通知書を受け取りましたのでお知らせ申し上げます。この件に係る意見提出通知書に対する意見書提出期限は2003年11月30日までであり、申請によって1ヶ月ずつ期間延長が可能です。

- 意見提出通知書に引用された文献の写し(BY AIRMAIL)及びその抜粋和訳文 各1通
- 意見提出通知書に関する私共の検討結果並びにコメントは近いうちにお送り致します。

敬 具

同封書類 : 意見提出通知書の写し及びその和訳文

各1通

KIM & CHANG  
金・張 特許法律事務所

T. YL491

発送日付:2003. 09. 30

提出期限:2003. 11. 30

特 許 庁  
意見提出通知書

出 願 人 氏 名 三菱電機株式会社  
住 所 日本国東京都千代田区丸の内二丁目 2 - 3

代 理 人 氏 名 張 秀 吉 外 1 人  
住 所 ソウル市鍾路区内資洞 219 ハンビル(金&張特許法律事務所)

出 願 番 号 10-2001-0069388

発明の名称 高周波用半導体装置及びその製造方法

本出願に対する審査結果、以下のような拒絶理由があり、特許法第63条の規定によりこれを通知するので、意見があるか補正を行う必要がある場合は上記期限までに意見書[特許法施行規則別紙第25号の2書式]又は/及び補正書[特許法施行規則別紙第5号書式]を提出されたい(上記期限について毎回1ヶ月単位で延長を申請することができ、この申請について別途の期間延長承認通知はしない)。

## 理 由

本出願の特許請求範囲全項に記載された発明は、その出願前にこの発明が属する技術分野において、通常の知識を有する者が下記に指摘されたものにより容易に発明できたものと認められるので、特許法第29条第2項の規定に該当し特許を受けることができない。

## 記

本願発明は基板上に配置された配線を絶縁体が囲み、その周囲に導体層が被覆され

**KIM & CHANG**  
金・張 特許法律事務所

たことを主要特徴とする高周波用半導体装置及びその製造方法に関する発明であるが、韓国公開特許公報 1999-73868 号(1999. 10. 5)の要約、図 2a-図 2h にこれと類似に高周波伝送ラインが第 2、3 絶縁膜及び金属膜によって囲まれた構成が記載されており、本願発明は韓国公開特許公報 1999-73868 号(1999. 10. 5)の公知技術によって容易に発明できたものである。

[添付]

添付 1 韓国公開特許公報 1999-73868 号(1999. 10. 5) 1 部

2003年 9月 30日

特 許 庁 審査 4 局半導体 1 審査担当官室 審査官 パン ソン ウォン

22059

출력 일자: 2003/10/1

발송번호 : 9-5-2003-038482116

발송일자 : 2003.09.30

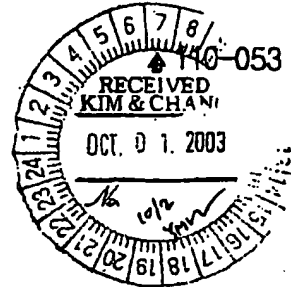
제출기일 : 2003.11.30

수신 : 서울 종로구 내자동 219 한누리빌딩(김&amp;

장 특허법률사무소)

장수길 귀하

## 특허청 의견제출통지서



**출원인** 명칭 미쓰비시덴키 가부시기가이샤 (출원인코드: 519980960919)  
 주소 일본국 도쿄도 지요다쿠 마루노우치 2초메 2반 3고

**대리인** 성명 장수길 외 1 명  
 주소 서울 종로구 내자동 219 한누리빌딩(김&장 특허법률사무소)

**출원번호** 10-2001-0069388

**발명의 명칭** 고주파용 반도체 장치 및 그 제조 방법

이 출원에 대한 심사결과 아래와 같은 거절이유가 있어 특허법 제63조의 규정에 의하여 이를 통지하오니 의견이 있거나 보정이 필요할 경우에는 상기 제출기일까지 의견서[특허법시행규칙 별지 제25호의2서식] 또는/및 보정서[특허법시행규칙 별지 제5호서식]를 제출하여 주시기 바랍니다. (상기 제출기일에 대하여 매회 1월 단위로 연장을 신청할 수 있으며, 이 신청에 대하여 별도의 기간연장승인 통지는 하지 않습니다.)

### [이유]

이 출원의 특허청구범위 제 전항에 기재된 발명은 그 출원전에 이 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 아래에 지적한 것에 의하여 용이하게 발명할 수 있는 것이므로 특허법 제29조제2항의 규정에 의하여 특허를 받을 수 없습니다.

### [아래]

본원 발명은 기판 위에 배치된 배선을 절연체가 둘러싸고 그 주위에 도체층이 피복된 것을 주요 특징으로 하는 고주파용 반도체 장치 및 그 제조방법에 관한 발명이나, 한국공개특허공보 1999-73868호(1999.10.5)의 요약, 도2a-도2h에 이와 유사하게 고주파 전송라인이 제2, 3절연막 및 금속망에 의해 둘러싸인 구성이 기재되어 있어, 본원 발명은 한국공개특허공보 1999-73868호(1999.10.5)의 공지 기술에 의하여 용이하게 발명할 수 있습니다.

### [첨부]

첨부1 한국공개특허공보 1999-73868호(1999.10.05) 1부 끝.

2003.09.30

특허청

심사4국

반도체1심사담당관실

심사관 반성원



(1) Korean Patent Application Laid-Open No. 1999-73868

**“SEMICONDUCTOR DEVICE AND MANUFACTURING METHOD  
THEREOF”**

The following is an English translation of an extract of the above application.

5

[Effect of the invention]

The invention disclosed here is provided to solve the problem that the conventional transmission line contains a noise caused by an inductive action of an external signal. To solve such problem, the transmission line is formed so as to be surrounded by a shielding metal which is coupled to a grounding potential and consequently it becomes possible to discharge the noise in the voltage form induced by the external signal into a ground. This brings about an effect that a signal of the transmission line is protected from the noise.

[Claim 1]

A semiconductor device having an element isolation region formed by implanting impurity ion from an epitaxial layer (102) formed on a semiconductor substrate (100) and a surface region of said epitaxial layer (102) so as to be in contact with said semiconductor substrate (100), said semiconductor device comprising:

a first insulating film (106) formed on said epitaxial layer;

a first noise shielding film (112) provided on said first insulating film (106) and formed so as to be electrically coupled to said element isolation region (104) through said first insulating film (106);

a second insulating film (114) including said first noise shielding film (112) and provided on said first insulating film (106);

a high-frequency transmission line (108) formed so as to be surrounded by said second insulating film (114) in said second insulating film (114);

a second noise shielding film (116) provided on said second insulating film (114) and formed so as to be electrically coupled to said first noise shielding film (112) through said second insulating film (114) on both sides of said high-frequency transmission line (108).

KIM & CHANG  
金・張 特許法律事務所

T.YL/10-1999-0073868

(19) 大韓民国特許庁(KR)

(12) 公開特許公報(A)

(51) Int. Cl. 6

(11) 公開番号 : 特 1999-0073868

H01L 23/58

(43) 公開日付 : 1999 年 10 月 05 日

(21) 出願番号 10-1998-0007087

(22) 出願日付 1998 年 03 月 04 日

(71) 出願人 三星電子株式会社

(72) 発明者 ジョン ジン ウ

審査請求 : なし

(54) 半導体装置及びその製造方法

## 要約

本発明は外部ノイズから高周波伝送ラインを遮蔽させる半導体装置及びその製造方法に関するものであり、半導体基板上に形成されたエピ層および上記エピ層の表面領域から上記半導体基板と接するように不純物イオンを注入して形成された素子隔離領域を含む半導体装置は、上記エピ層上に形成された第 1 絶縁膜と上記第 1 絶縁膜上に形成され、上記第 1 絶縁膜を貫通して上記素子隔離領域と電気的に連結されるように形成された第 1 ノイズ遮蔽膜を含む。そして、上記第 1 ノイズ遮蔽膜を含み、上記第 1 絶縁膜上に形成された第 2 絶縁膜と上記第 2 絶縁膜内に、上記第 2 絶縁膜によって囲まれるように形成された高周波伝送ラインを含み、上記第 2 絶縁膜上に形成され、上記高周波伝送ラインの両側の第 2 絶縁膜を貫通して上記第 1 ノイズ遮蔽膜と電気的に連結されるように形成された第 2 ノイズ遮蔽膜を含む。このような半導体装置及びその製造方法によって高周波信号を伝達する伝送ラインがメタルによって囲まれるように形

KIM & CHANG  
金・張 特許法律事務所

成することによって、高周波伝送ラインで伝達される信号をノイズから保護することができる。

代表図

図 3

明細書

図面の簡単な説明

図 1 は従来の半導体装置を示す断面図；

図 2a～2h は本発明の実施例による半導体装置の製造工程段階を順に示す断面図；

図 3 は本発明の実施例による半導体装置を示す断面図。

<図面の主要部分に対する符号の説明>

10、100：半導体基板	12、102：エピ層
14、104：素子隔離領域	16、106：酸化膜
18、108：高周波伝送ライン	105、113a、113b：ビア
114：絶縁膜	112、116：金属膜

発明がなそうとする技術的課題

本発明は上記のような問題点を解決するために案出されたものであり、外部の信号によって誘導された電圧形態のノイズを遮断することができる半導体装置を提供することにその目的がある。

発明の効果

本発明は、従来の伝送ラインが外部信号の誘導作用によるノイズを含む問題点を解決したものであり、伝送ラインを接地電位に連結された遮蔽用メタルで囲まれるように形成することによって、外部信号によって誘導された電圧形態のノイズを接地へ放電できる。これによって伝送ラインの信号をノイズから保護できる効果がある。



KIM & CHANG  
金・張 特許法律事務所

## (57) 請求の範囲

## 請求項 1

半導体基板(100)上に形成されたエピ層(102)及び上記エピ層(102)の表面領域から上記半導体基板(100)と接するように不純物イオンを注入して形成された素子隔離領域(104)を含む半導体装置において、

上記エピ層上に形成された第1絶縁膜(106)と；

上記第1絶縁膜(106)上に形成され、上記第1絶縁膜(106)を貫通して上記素子隔離領域(104)と電氣的に連結されるように形成される第1ノイズ遮蔽膜(112)と；

上記第1ノイズ遮蔽膜(112)を含み、上記第1絶縁膜(106)上に形成された第2絶縁膜(114)と；

上記第2絶縁膜(114)内に上記第2絶縁膜(114)で囲まれるように形成された高周波伝送ライン(108)と；

上記第2絶縁膜(114)上に形成され、上記高周波伝送ライン(108)の両側の第2絶縁膜(114)を貫通して上記第1ノイズ遮蔽膜(112)と電氣的に連結されるように形成された第2ノイズ遮蔽膜(116)を含むことを特徴とする半導体装置。

## 請求項 4

半導体基板(100)上に形成されたエピ層(102)、上記エピ層(102)の表面領域から上記半導体基板(100)と接するように不純物イオンを注入して形成された素子隔離領域(104)を含む半導体装置製造方法において、

上記エピ層(102)上に第1絶縁膜(106)を上記エピ層(102)上に形成する段階と；

上記第1絶縁膜(106)上に形成され、上記第1絶縁膜(106)を貫通して上記素子隔離領域(104)と接するように第1ノイズ遮蔽膜(112)を形成する段階と；

上記第1ノイズ遮蔽膜(112)を含み、上記第1絶縁膜(106)上に第2絶縁膜(114a)を形成する段階と；

上記第2絶縁膜(114a)上に高周波伝送ライン(108)を形成し、同時に上記高周波伝送ライン(108)の両側の第2絶縁膜(114a)を貫通し、各々上記第1遮蔽膜(112)と電氣的に連結される各コンタクト(114)を形成する段階と；

上記コンタクト(114a)及び伝送ライン(108)を含み、第2絶縁膜(114a)上に第3絶縁膜(114b)を形成する段階と；

**KIM & CHANG**  
金・張 特許法律事務所

上記第 3 絶縁膜(114b)上に形成し、上記第 3 絶縁膜(114b)を貫通し、上記各コンタクト(116a)と接するように第 2 ノイズ遮蔽膜(116b)を形成する段階を含むことを特徴とする半導体装置製造方法。

공개특허특1999-0073868

(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)(51) Int. Cl.<sup>6</sup>

(11) 공개번호 특1999-0073868

H01L 23/58

(43) 공개일자 1999년 10월 05일

(21) 출원번호 10-1998-0007087

(22) 출원일자 1998년 03월 04일

(71) 출원인 삼성전자 주식회사 윤종용

경기도 수원시 팔달구 매탄3동 416

(72) 발명자 정진우

경기도 부천시 원미구 도당동 82-3번지

(74) 대리인 임창현

심사청구 : 없음

(54) 반도체 장치 및 그의 제조방법

## 요약

본 발명은 외부 노이즈로부터 고주파 전송라인을 차폐 시키는 반도체 장치 및 그의 제조 방법에 관한 것으로, 반도체 기판상에 형성된 에피층 및 상기 에피층의 표면영역으로부터 상기 반도체 기판과 접하도록 불순물 이온을 주입하여 형성된 소자 격리 영역을 포함하는 반도체 장치는, 상기 에피층상에 형성된 제 1 절연막과 상기 제 1 절연막상에 형성되어 있되, 상기 제 1 절연막을 뚫고 상기 소자 격리 영역과 전기적으로 연결되도록 형성된 제 1 노이즈 차폐막을 포함한다. 그리고 상기 제 1 노이즈 차폐막을 포함하여, 상기 제 1 절연막상에 형성된 제 2 절연막과 상기 제 2 절연막내에, 상기 제 2 절연막에 의해 둘러싸이도록 형성된 고주파 전송라인을 포함하며, 상기 제 2 절연막상에 형성되어 있되, 상기 고주파 전송라인의 양측의 제 2 절연막을 뚫고 상기 제 1 노이즈 차폐막과 전기적으로 연결되도록 형성된 제 2 노이즈 차폐막을 포함한다. 이와같은 반도체 장치 및 그의 제조 방법에 의해서 고주파 신호를 전달하는 전송라인이 매탈에 의해 둘러싸이도록 형성함으로써, 고주파 전송라인으로 전달되는 신호를 노이즈로부터 보호할 수 있다.

## 대표도

도3

## 명세서

## 도면의 간단한 설명

도 1은 종래의 반도체 장치를 보여주는 단면도;

도 2a 내지 2h는 본 발명의 실시예에 따른 반도체 장치의 제조공정 단계를 순차적으로 보여주는 단면도;

도 3는 본 발명의 실시예에 따른 반도체 장치를 보여주는 단면도.

\* 도면의 주요 부분에 대한 부호의 설명

10, 100 : 반도체 기판	12, 102 : 에피층
14, 104 : 소자 격리 영역	16, 106 : 산화막
18, 108 : 고주파 전송라인	105, 113a, 113b : 비아
114 : 절연막	112, 116 : 금속막

## 발명의 상세한 설명

## 발명의 목적

## 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 반도체 장치에 관한 것으로, 좀 더 구체적으로는 외부 노이즈로부터 고주파 전송라인을 차폐 시키는 반도체 장치에 관한 것이다.

반도체 장치의 출력신호의 특성문제에 상당한 영향을 미치는 것이 노이즈 문제이다. 종래에는 필터링 회로에 의한 노이즈의 제거에 상당한 노력을 기울여 왔으며 노이즈의 감소는 제품의 품질을 향상시키는 중요한 요소가 되었다.

공개특허 1999-0073868

측의 상기 제 2 절연막(114a)을 뚫고 각각 상기 제 1 차폐막(112)과 전기적으로 연결되는 콘택(114)들을 형성하는 단계와;

상기 콘택(116a) 및 전송라인(108)을 포함하여, 제 2 절연막(114a)상에 제 3 절연막(114b)을 형성하는 단계와;

상기 제 3 절연막(114b)상에 형성 하되, 상기 제 3 절연막(114b)을 뚫고 상기 각 콘택(116a)과 접하도록 제 2 노이즈 차폐막(116b)을 형성하는 단계를 포함하는 것을 특징으로 하는 반도체 제조방법.

#### 청구항 5

제 4 항에 있어서,

상기 제 1 노이즈 차폐막(112) 및 제 2 노이즈 차폐막(116b) 및 콘택(116b)들은 상기 소자 격리 영역과 전기적으로 연결되어 접지 전위를 유지하는 것을 특징으로 하는 반도체 장치.

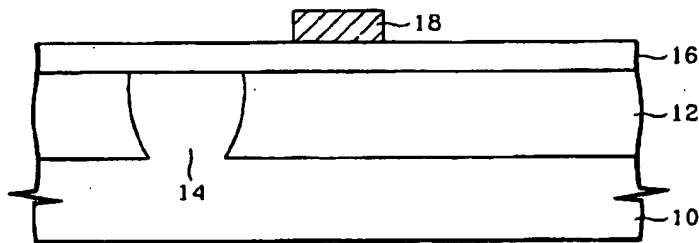
#### 청구항 6

제 4 항에 있어서,

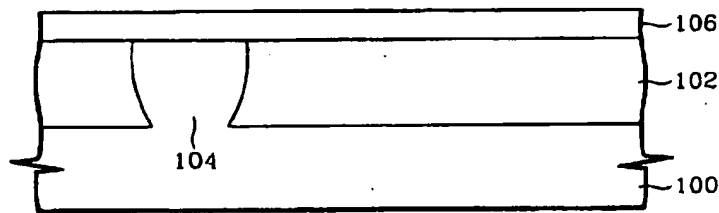
상기 제 1 노이즈 차폐막(112) 및 제 2 노이즈 차폐막(116b) 및 콘택(116b)들은 금속막인 것을 특징으로 하는 반도체 장치.

#### 도면

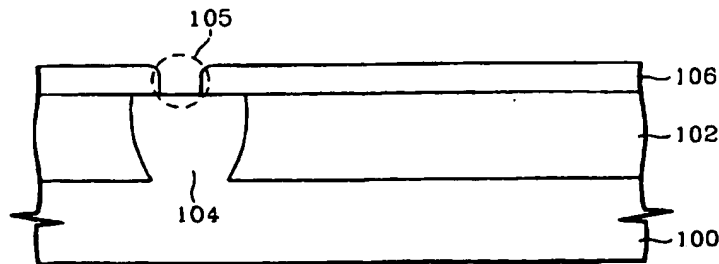
도면1



도면2a

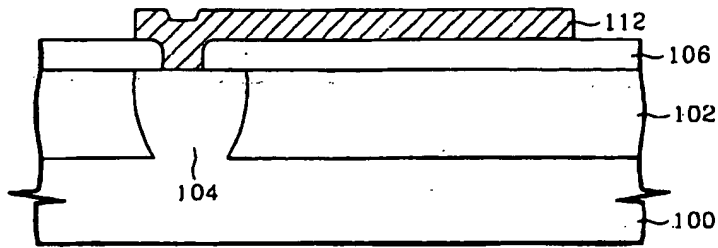


도면2b

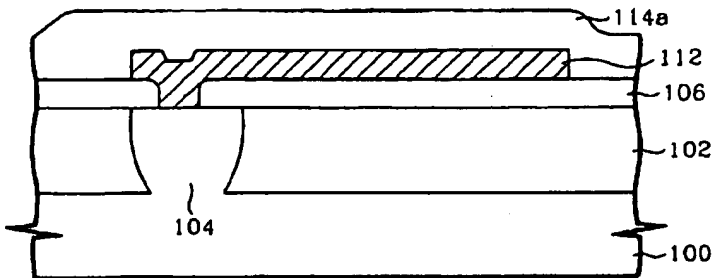


공개특허 1999-0073868

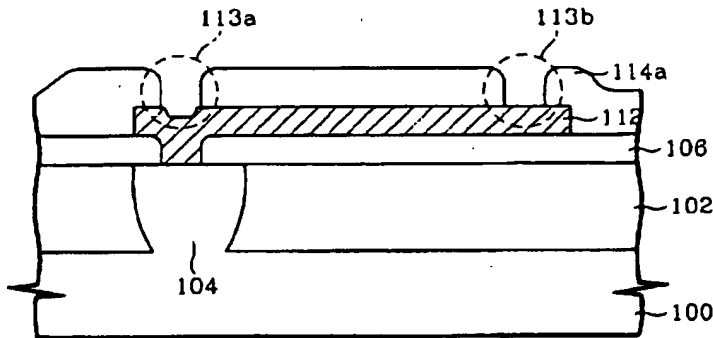
도면2c



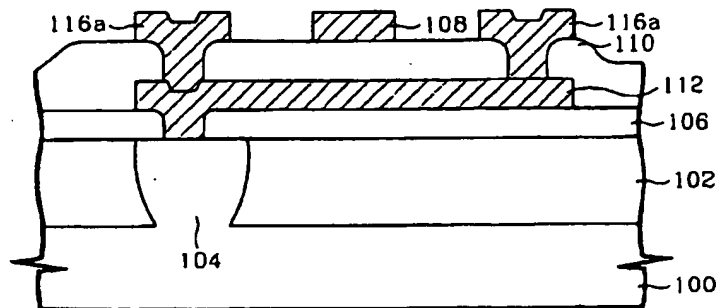
도면2d



도면2e

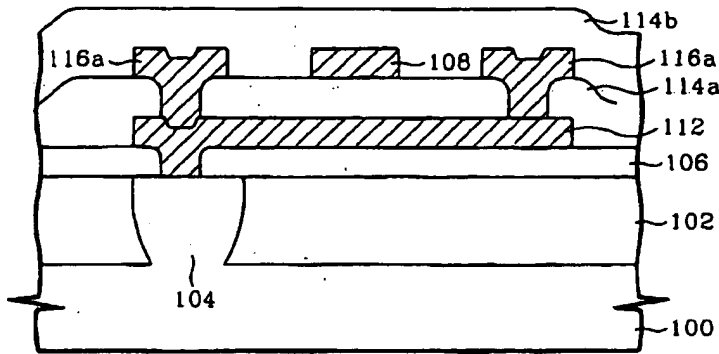


도면2f

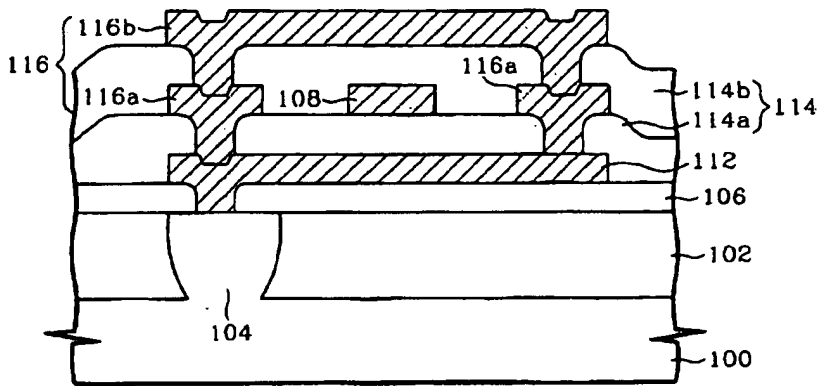


공개특허 1999-0073868

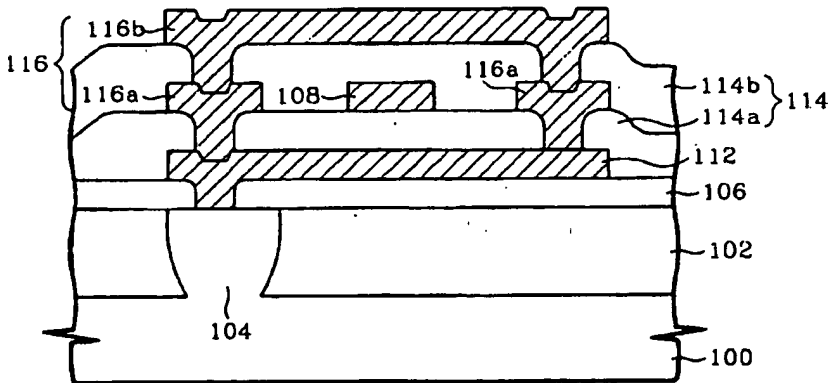
도면2g



도면2h



도면3



become is a corner structure the of 0.7um  
is made is not relevant.